

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-075210

(43)Date of publication of application : 15.03.2002

(51)Int.Cl.

H01J 9/44

H01J 11/02

H04N 5/66

(21)Application number : 2000-258671

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

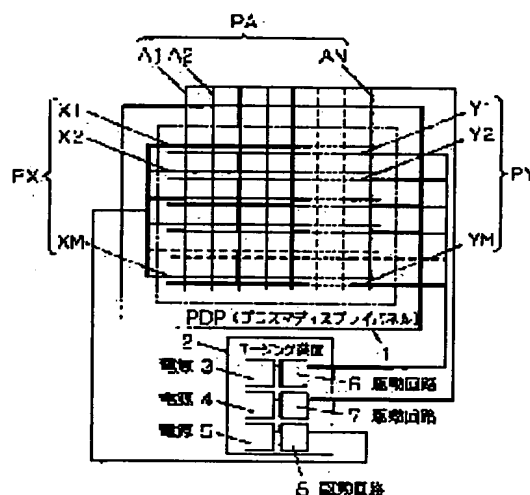
(22)Date of filing : 29.08.2000

(72)Inventor : SUGIMOTO KAZUHIKO
HASEGAWA KAZUYUKI
YASUI HIDEAKI(54) AGING METHOD AND DEVICE FOR PLASMA DISPLAY AND PLASMA DISPLAY PANEL
MANUFACTURED USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To enable to correspond the time required for stabilizing the discharge start voltage between the common display electrode PX and the common display scan electrode PY and the time required for stabilizing the discharge start voltage between the common display scan electrode PY and the common address electrode PA.

SOLUTION: Out of the frequencies of voltage pulse that are impressed on three electrodes, at least the frequency of voltage pulse that is impressed on one electrode is set on a frequency different from others.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of
rejection][Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-75210
(P2002-75210A)

(43) 公開日 平成14年3月15日 (2002.3.15)

(51) Int. Cl. ⁷	識別記号	F I	テ-リ-ト* (参考)
H 0 1 J 9/44		H 0 1 J 9/44	A 5 C 0 1 2
11/02		11/02	B 5 C 0 4 0
H 0 4 N 5/66	1 0 1	H 0 4 N 5/66	1 0 1 Z 5 C 0 6 8

審査請求 未請求 請求項の数9 O L (全 8 頁)

(21) 出願番号 特願2000-258671 (P2000-258671)

(22) 出願日 平成12年8月29日 (2000.8.29)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 杉本 和彦

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 長谷川 和之

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

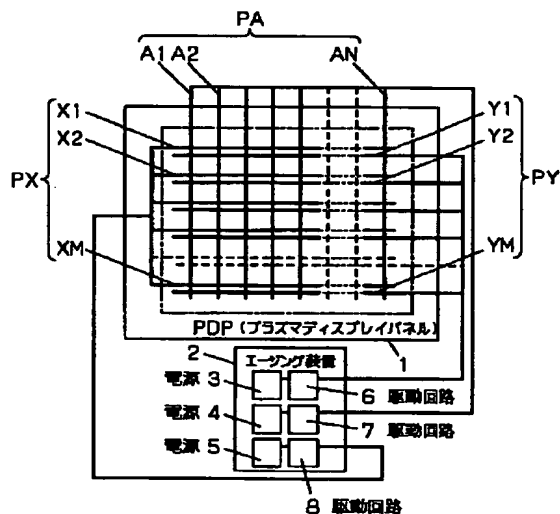
最終頁に続く

(54) 【発明の名称】 プラズマディスプレイ用エージング方法およびエージング装置およびそれらを用いて製造したプ

(57) 【要約】 ラズマディスプレイパネル

【課題】 共通表示電極 P X - 共通表示スキャン電極 P Y 間での放電開始電圧の安定化する時間と、共通表示スキャン電極 P Y - 共通アドレス電極 P A 間での放電開始電圧の安定化する時間が一致しない。

【解決手段】 3つの電極に印加する電圧パルスの周波数のうち、少なくとも一つの電極に印加する電圧パルスの周波数は他と異なる周波数に設定する。



【特許請求の範囲】

【請求項1】 第一の基板に設けられ、表示ライン毎に平行に配置された第一の電極と第二の電極と、前記第一の基板又は前記第一の基板に対向する第二の基板に設けられ、前記複数の第一の電極と第二の電極が延びる方向に直角な方向に延び、互いに平行に配置された複数の第三の電極とを備え、第一の電極と第二の電極の組と第三の電極とで表示セルが規定され、それぞれの電極に電圧パルスを加加することによりエージングをおこなうプラズマディスプレイパネルのエージング方法であって、3つの電極に印加する電圧パルスの周波数のうち、少なくとも一つの電極に印加する電圧パルスの周波数は他と異なる周波数であることを特徴とするプラズマディスプレイパネルのエージング方法。

【請求項2】 第一の電極と第二の電極との間の放電が安定化する時間と第一の電極と第三の電極との間の放電が安定化する時間を一致するように電極に印加する電圧パルスの周波数を設定したことを特徴とする請求項1に記載のプラズマディスプレイパネルのエージング方法。

【請求項3】 第一の電極と第二の電極との間の放電が安定化する時間と第一の電極と第三の電極との間の放電が安定化する時間を一致するように電極間の放電回数を設定したことを特徴とする請求項2に記載のプラズマディスプレイパネルのエージング方法。

【請求項4】 第一の基板に設けられ、表示ライン毎に平行に配置された第一の電極と第二の電極と前記第一の基板又は前記第一の基板に対向する第二の基板に設けられ、前記複数の第一の電極と第二の電極が延びる方向に直角な方向に延び、互いに平行に配置された複数の第三の電極とを備え、第一の電極と第二の電極の組と第三の電極とで表示セルが規定され、それぞれの電極に電圧パルスを加加することによりエージングをおこなうプラズマディスプレイパネルのエージング方法であって、3つの電極に印加する電圧パルスの電圧のうち、少なくとも一つの電極に印加する電圧パルスの電圧は他と異なる電圧であることを特徴とするプラズマディスプレイパネルのエージング方法。

【請求項5】 第一の電極と第二の電極との間の放電が安定化する時間と第一の電極と第三の電極との間の放電が安定化する時間を一致するように電極に印加する電圧パルスの電圧を設定したことを特徴とする請求項4に記載のプラズマディスプレイパネルのエージング方法。

【請求項6】 第一の基板に設けられ、表示ライン毎に平行に配置された第一の電極と第二の電極と前記第一の基板又は前記第一の基板に対向する第二の基板に設けられ、前記複数の第一の電極と第二の電極が延びる方向に直角な方向に延び、互いに平行に配置された複数の第三の電極とを備え、第一の電極と第二の電極の組と第三の電極とで表示セルが規定され、それぞれの電極に電圧パルスを加加することによりエージングをおこなうプラズ

マディスプレイパネルのエージング方法であって、3つの電極に印加する電圧パルスの電圧のうち、少なくとも一つの電極に印加する電圧パルスの波形は他と異なる波形であることを特徴とするプラズマディスプレイパネルのエージング方法。

【請求項7】 第一の電極と第二の電極との間の放電が安定化する時間と第一の電極と第三の電極との間の放電が安定化する時間を一致するように電極に印加する電圧パルスの波形を設定したことを特徴とする請求項6に記載のプラズマディスプレイパネルのエージング方法。

【請求項8】 第一の基板に設けられ、表示ライン毎に平行に配置された第一の電極と第二の電極と前記第一の基板又は前記第一の基板に対向する第二の基板に設けられ、前記複数の第一の電極と第二の電極が延びる方向に直角な方向に延び、互いに平行に配置された複数の第三の電極とを備え、第一の電極と第二の電極の組と第三の電極とで表示セルが規定されるプラズマディスプレイパネルのエージング装置であって、第一の電極と第二の電極と第三の電極のそれぞれに独立して電圧を投入することができることを特徴とするプラズマディスプレイパネル用エージング装置。

【請求項9】 前記請求項1から8のいずれかに記載のプラズマディスプレイパネルのエージング方法もしくはエージング装置を用いて製造したプラズマディスプレイパネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プラズマディスプレイパネルの製造方法に関する。特にAC（交流）型プラズマディスプレイパネルの製造方法の最終段階において、放電セルの安定化、誘電体表面（MgO表面）の活性化等のために、パネルの一部もしくは全面にわたり一定時間所定の電圧パルスを加加して放電を連続的に行うエージングの手法に関する。プラズマディスプレイパネル（以下PDPと称する）はブラウン管にかわる表示デバイスとして注目されており、ハイビジョンテレビ等の大型ディスプレイの用途で有望視されている。このようなPDPにおいては、長期に渡って安定した放電特性を維持する表示品質の高いものを量産性良く得ることが求められている。

【0002】

【従来の技術】一般的なAC型PDPの構造を図3に示す。互いに相対して対をなす表示電極101、表示スキャン電極102群がガラス基板103上に形成される。これらの電極は透明電極と、透明電極の電気抵抗による電圧低下を防ぐためのバス電極からなる。これらの表示電極101、表示スキャン電極102群は誘電体層104で被覆され、さらにMgO保護層105で被覆される。これに対し、一方のガラス基板106にはストライプ状のアドレス電極107が形成される。アドレス電極

107は誘電体層108に被覆されさらに、アドレス電極107に隣接するようにリブ109が形成される。リブ109はアドレス放電時の隣接セルへの影響を断ち、光のクロストークを防ぐ働きがある。次にそれぞれのリブに赤、青、緑の蛍光体110がアドレス電極107を被覆するように塗り分けられる。ガラス基板103とガラス基板106は表示電極ギャップを保ちながら組み合わせられ、封止ガラスにより周囲を密閉する。その後、ガラス基板に設けられた放電ガス通気口を通して、加熱しながらパネル内を排気し（排気工程）、終了後にNe等の不活性ガスを主体とする放電ガスを封入し（ガス封入工程）、放電ガス通気口を塞いだ（封止工程）構造となっている。

【0003】次に、一般的なAC型PDPの駆動方法を図4に示す。PDPでは階調を実現するために1画面を表示する期間520（以下1フレームと称す）を複数のサブフレームに分割する。たとえば1色当たり256階調を表示する際に1フレームを8つのサブフレーム521～528に分割する。各サブフレームの輝度の相対比が1:2:4:8:16:32:64:128になるように各サブフレームの放電維持パルスを設定する。各サブフレームの点灯、非点灯を表示輝度のデータにしたがってコントロールし、8つのサブフレームの組み合わせで256階調を表示する。各サブフレームは全面面にわたって時間的に共通のアドレス期間529と放電維持期間530に分離される。アドレス期間529では表示データにしたがって1ライン毎に表示スキャン電極をスキャンして表示スキャン電極とアドレス電極の間で放電を発生させパネル内の点灯させたいセルに壁電荷を蓄積する。その後、放電維持期間530では全面同時に表示電極および表示スキャン電極に放電維持パルスを印加し、データにしたがって壁電荷が形成されているセルに放電を持続させて表示する。これにより生成された放電プラズマは蛍光体を励起発光させる。情報表示するために、このように規則的に並んだセルを選択的に放電発光させている。

【0004】次にこの様なPDPを製造する際のエージング工程について説明する。エージングはPDP組立後にパネルの全面にわたり一定時間所定の電圧パルスを印加して放電を連続的に行ない、電極の導通不良や誘電体の絶縁破壊等の初期不良を除去すると共に、放電開始電圧を下げ、安定かつ全面にわたり均一に放電させる目的で行われる。従来のエージングでは図5に示すように、PDP130の表示電極群X1、X2、・・・、XMを共通に接続し（共通表示電極PX）、表示スキャン電極群Y1、Y2、・・・、YMを共通に接続し（共通表示スキャン電極PY）、アドレス電極群A1、A2、・・・、ANを共通に接続（共通アドレス電極PA）し、共通表示電極PX、共通表示スキャン電極PY、共通アドレス電極PAそれぞれを電源131および駆動回路13

2から構成されるエージング装置133に接続した上で図6の如く各電極に電圧パルスを印加する。横軸は時間を示し、縦軸は電圧を示している。それぞれの電極に印加する電圧パルスは同一周期であり、共通表示電極PXに印加する電圧パルスと共通アドレス電極PAに印加する電圧パルスは同一位相にすることにより、共通表示電極PX－共通アドレス電極PA間の電位差は発生しないため、共通表示電極PX－共通アドレス電極PAの間で放電は発生しない。一方、共通表示スキャン電極PYに印加する電圧パルスは、共通表示電極PXおよび共通アドレス電極PAに対して半周期ずれており、電位差が発生し、その電位差が共通表示電極PX－共通表示スキャン電極PY間および共通表示スキャン電極PY－共通アドレス電極PA間の放電開始電圧を超えることにより共通表示電極PX－共通表示スキャン電極PY間および共通表示スキャン電極PY－共通アドレス電極PA間でそれぞれ放電が発生する。

【0005】周期134において、共通表示電極PX－共通表示スキャン電極PY間にはパルス135、パルス136の2回の放電が発生するのに対し、共通表示スキャン電極PY－共通アドレス電極PA間でもパルス137、パルス138の2回の放電が発生する。

【0006】エージングにおける共通表示電極PX－共通表示スキャン電極PY間の放電は図4で示す実駆動における放電維持期間530での放電維持パルスの安定化に寄与する。すなわち、共通表示電極PX－共通表示スキャン電極PY間での放電を実施することにより共通表示電極PX－共通表示スキャン電極PY間の誘電体層の表層部が物理的および化学的に清浄化され、共通表示電極PX－共通表示スキャン電極PY間での放電開始電圧が下がって駆動が容易になると共に、放電が安定化し、放電維持パルスが安定化する。

【0007】エージングにおける共通表示スキャン電極PY－共通アドレス電極PA間の放電は図4で示す実駆動におけるアドレス期間529での表示スキャン電極とアドレス電極の間でのアドレス放電パルスの安定化に寄与する。すなわち、共通表示スキャン電極PY－共通アドレス電極PA間での放電を実施することにより共通表示スキャン電極PY－共通アドレス電極PA間の誘電体層および蛍光体層の表層部が物理的および化学的に清浄化され、共通表示スキャン電極PY－共通アドレス電極PA間での放電開始電圧が下がって駆動が容易になると共に、放電が安定化し、アドレス放電パルスが安定化する。

【0008】

【発明が解決しようとする課題】しかし、従来のエージングにおいては、共通表示電極PX、共通表示スキャン電極PY、共通アドレス電極PAに印加する電圧パルスが同一周期であり、共通表示電極PX－共通表示スキャン電極PY間での放電回数と、共通表示スキャン電極P

Yー共通アドレス電極PA間での放電回数は同一となり、共通表示電極PXー共通表示スキャン電極PY間での放電開始電圧の安定化する時間と、共通表示スキャン電極PYー共通アドレス電極PA間での放電開始電圧の安定化する時間が一致しないという課題を有していた。

【0009】共通表示電極PXー共通表示スキャン電極PY間での放電開始電圧と共通表示スキャン電極PYー共通アドレス電極PA間での放電開始電圧のいずれか一方でも安定化していないと、製品における実駆動時に安定化していない放電開始電圧が変化することとなり実駆動時の輝度特性の変動につながり、また、駆動に高い電圧を必要とするため消費電力や駆動回路のコスト面からも好ましくない。従って、共通表示電極PXー共通表示スキャン電極PY間での放電開始電圧と共通表示スキャン電極PYー共通アドレス電極PA間での放電開始電圧の両放電開始電圧が安定化するまでエージングをおこなうことが一般的であった。この場合、早期に安定化した電極間では過剰なエージングを施したこととなり、電極間の誘電体もしくは蛍光体の表層部の物理的および化学的な清浄化を超えて、電極間の誘電体もしくは蛍光体の劣化をとまなうこととなり、誘電体もしくは蛍光体の電氣的破壊による放電セルの不灯や蛍光体の劣化による輝度の減少につながる。

【0010】本発明は、上記の問題に鑑みてなされたものであり、共通表示電極PXー共通表示スキャン電極PY間での放電開始電圧の安定化する時間と、共通表示スキャン電極PYー共通アドレス電極PA間での放電開始電圧の安定化する時間を一致させることにより、電極間での過剰なエージングを防止し、誘電体もしくは蛍光体の電氣的破壊による放電セルの不灯や蛍光体の劣化による輝度の減少を抑制することを目的としたものである。

【0011】

【課題を解決するための手段】上記の目的を達成するために、本発明に係るプラズマディスプレイパネルのエージング方法は、第一の基板に設けられ、表示ライン毎に平行に配置された第一の電極と第二の電極と、前記第一の基板又は前記第一の基板に対向する第二の基板に設けられ、前記複数の第一の電極と第二の電極が延びる方向に直角な方向に延び、互いに平行に配置された複数の第三の電極とを備え、第一の電極と第二の電極の組と第三の電極とで表示セルが規定され、それぞれの電極に電圧パルスを加えることによりエージングをおこなうプラズマディスプレイパネルにおいて、3つの電極に印加する電圧パルスの周波数のうち、少なくとも一つの電極に印加する電圧パルスの周波数は他と異なる周波数であることを特徴とする。

【0012】また、3つの電極に印加する電圧パルスの電圧のうち、少なくとも一つの電極に印加する電圧パルスの電圧は他と異なる電圧であることを特徴とする。

【0013】また、3つの電極に印加する電圧パルスの

波形のうち、少なくとも一つの電極に印加する電圧パルスの波形は他と異なる波形であることを特徴とする。

【0014】これにより、共通表示電極PXー共通表示スキャン電極PY間での放電開始電圧の安定化する時間と、共通表示スキャン電極PYー共通アドレス電極PA間での放電開始電圧の安定化する時間を独立して制御することができる。

【0015】さらには、第一の電極と第二の電極との間の放電が安定化する時間と第一の電極と第三の電極との間の放電が安定化する時間を一致するように電極に印加する電圧パルスの周波数を設定したことを特徴とする。

【0016】また、第一の電極と第二の電極との間の放電が安定化する時間と第一の電極と第三の電極との間の放電が安定化する時間を一致するように各電極間の放電回数を設定したことを特徴とする。

【0017】また、第一の電極と第二の電極との間の放電が安定化する時間と第一の電極と第三の電極との間の放電が安定化する時間を一致するように電極に印加する電圧パルスの電圧を設定したことを特徴とする。

【0018】また、第一の電極と第二の電極との間の放電が安定化する時間と第一の電極と第三の電極との間の放電が安定化する時間を一致するように電極に印加する電圧パルスの波形を設定したことを特徴とする。

【0019】これにより、共通表示電極PXー共通表示スキャン電極PY間での放電開始電圧と共通表示スキャン電極PYー共通アドレス電極PA間での放電開始電圧のいずれか一方が安定化していない際のPDP製品における放電開始電圧の変動による輝度特性の変動を抑制でき、また、PDP製品において高い電圧を必要としないため消費電力や駆動回路のコストを抑制できる。また、共通表示電極PXー共通表示スキャン電極PY間での放電開始電圧と共通表示スキャン電極PYー共通アドレス電極PA間での放電開始電圧の両放電開始電圧が安定化するまでエージングをおこなった場合の、早期に安定化した電極間での過剰なエージングを抑制することができる。誘電体もしくは蛍光体の電氣的破壊による放電セルの不灯や蛍光体の劣化による輝度の減少を抑制することができる。

【0020】

【発明の実施の形態】以下、本発明に係る実施の形態について図面を参照しながら説明する。

【0021】図1に本発明の実施の形態におけるエージングの構成を示す。エージングをおこなったPDP1には一般的な3電極、面放電、AC型PDPを用いており図3と同様の構造である。PDP1の表示電極X1、X2、・・・、XMを共通に接続し（共通表示電極PX）、表示スキャン電極Y1、Y2、・・・、YMを共通に接続し（共通表示スキャン電極PY）、アドレス電極A1、A2、・・・、ANを共通に接続（共通アドレス電極PA）し、共通表示電極PX、共通表示スキャン

電極PY、共通アドレス電極PAそれぞれをエージング装置2に接続する。エージング装置2はそれぞれ独立した電源3、電源4、電源5とそれぞれ独立した駆動回路6、駆動回路7、駆動回路8を有しており、共通表示電極PX、共通表示スキャン電極PY、共通アドレス電極PAのそれぞれに独立して電圧を印加できる構成となっている。本構成により、各電極に独立した周波数、電圧値、パルス波形を投入することができる。図2に共通表示電極PX、共通表示スキャン電極PY、共通アドレス電極PAのそれぞれに印加する電圧パルスを示す。横軸は時間を示し、縦軸は電圧を示す。

【0022】本発明の実施の形態によると、図2に示す周期9の間に各電極間にはパルス10からパルス19の電圧が印加されることとなる。ここで、パルス10からパルス19の電圧の大きさは、パルス10からパルス13およびパルス16、パルス19は2つの電極の両方に印加されたパルスによる電位差であることから電位差の大きいパルスとなる。一方、パルス14、パルス15、パルス17、パルス18は2つの電極のうちの片側に印加されたパルスによる電位差であることから電位差の小さいパルスとなる。ここで、前記電位差の大きいパルスは放電開始電圧を超え、電位差の小さいパルスは放電開始電圧を超えないように各電極に印加するパルスの電圧値を設定した。この結果、周期9の間に発生する放電はパルス10からパルス13およびパルス16、パルス19によるものとなり、共通表示電極PX-共通表示スキャン電極PY間では4回放電し、共通表示スキャン電極PY-共通アドレス電極PA間では2回放電し、共通表示電極PX-共通アドレス電極PA間では放電は発生しない。

【0023】このようにすることにより共通表示電極PX-共通表示スキャン電極PY間での放電回数と、共通表示スキャン電極PY-共通アドレス電極PA間での放電回数を異なるものとすることができる。各電極間での放電開始電圧の安定化する時間は印加する電圧や波形が一定であればその電極間の放電回数に依存することがわかっていることから、共通表示電極PX-共通表示スキャン電極PY間での放電回数と、共通表示スキャン電極PY-共通アドレス電極PA間での放電回数の比を適切に設定することにより、共通表示電極PX-共通表示スキャン電極PY間での放電開始電圧の安定化する時間と、共通表示スキャン電極PY-共通アドレス電極PA間での放電開始電圧の安定化する時間を一致させることができる。

【0024】よって、共通表示電極PX-共通表示スキャン電極PY間での放電開始電圧と共通表示スキャン電極PY-共通アドレス電極PA間での放電開始電圧のいずれか一方が安定化していないことによる、製品における実駆動時の放電電圧の著しい変化や実駆動時の輝度特性の変動を抑制することができる。また、駆動に高い電

圧を必要とせず消費電力や駆動回路のコストの抑制につながる。

【0025】また、早期に安定化した電極間での過剰なエージングを抑制することにより、誘電体もしくは蛍光体の電氣的破壊による放電セルの不灯や蛍光体の劣化による輝度の減少を抑制することができる。

【0026】本実施の形態での各電極への印加パルスはあくまで各電極間の放電回数を任意に変化させることができる一例であり、本実施の形態に限定されるものではない。また、各電極間の放電回数の比率であるが、これはPDPの構成、PDP構成材料、PDPのサイズ、放電ガス等により各電極間の放電開始電圧の安定化する時間が変わるためPDPにより変化させる必要がある。また、投入パルスは矩形波を用いたが、各電極間の放電回数、放電の強さが問題であり、波形に限定は無い。

【0027】本実施の形態では各電極間の放電回数を任意に変化させることにより各電極間の放電開始電圧の安定化時間を制御したが、各電極間の放電開始電圧の安定化時間を制御する方法として、各電極への印加電圧を任意に変化させる方法や各電極への印加波形を任意に変化させる方法がある。各電極間の放電開始電圧の安定化時間は放電回数だけでなく放電の強さに依存し、放電の強さは電極間の印加電圧により、また、印加波形により変わるためである。したがって、共通表示電極PX-共通表示スキャン電極PY間での放電開始電圧の安定化する時間と、共通表示スキャン電極PY-共通アドレス電極PA間での放電開始電圧の安定化する時間を一致させるように、各電極への印加電圧を変化させる、または、印加波形を変化させることにより、共通表示電極PX-共通表示スキャン電極PY間での放電開始電圧と共通表示スキャン電極PY-共通アドレス電極PA間での放電開始電圧のいずれか一方が安定化していないことによる、製品における実駆動時の放電電圧の著しい変化や実駆動時の輝度特性の変動を抑制することができる。また、駆動に高い電圧を必要とせず消費電力や駆動回路のコストの抑制につながる。また、早期に安定化した電極間での過剰なエージングを抑制することにより、誘電体もしくは蛍光体の電氣的破壊による放電セルの不灯や蛍光体の劣化による輝度の減少を抑制することができる。

【0028】また、放電回数、印加電圧、印加波形の任意の組み合わせにより共通表示電極PX-共通表示スキャン電極PY間での放電開始電圧の安定化する時間と、共通表示スキャン電極PY-共通アドレス電極PA間での放電開始電圧の安定化する時間を一致させてもよい。

【0029】

【発明の効果】請求項1から請求項8の発明によれば、PDP製品における放電開始電圧の変動による輝度特性の変動を抑制し、また、PDP製品において高い駆動電圧を必要とせず消費電力や駆動回路のコストを抑制することができる。また、早期に安定化した電極間での過剰

なエージングを抑制することができ、誘電体もしくは蛍光体の電氣的破壊による放電セルの不灯や蛍光体の劣化による輝度の減少を抑制することができる。

【図面の簡単な説明】

【図1】本発明に係るPDP用エージング装置構成図

【図2】本発明に係るPDPパネルエージング駆動方法を示す図

【図3】一般的なPDPパネルを示す斜視図

【図4】一般的なPDPパネル表示用駆動方法を示す図

【図5】従来のPDP用エージング装置構成図

【図6】従来のPDPパネルエージング駆動方法を示す図

【符号の説明】

1 プラズマディスプレイパネル

2 エージング装置

3, 4, 5 電源

6, 7, 8 駆動回路

9 周期

10~19 パルス

101 表示電極

102 表示スキャン電極

103 ガラス基板

104 誘電体層

105 MgO保護層

106 ガラス基板

107 アドレス電極

108 誘電体層

109 リブ

110 蛍光体

130 プラズマディスプレイパネル

131 電源

132 駆動回路

133 エージング装置

134 周期

135~138 パルス

520 1フレーム

521~528 サブフレーム

529 アドレス期間

530 放電維持期間

A1~AN アドレス電極

PA 共通アドレス電極

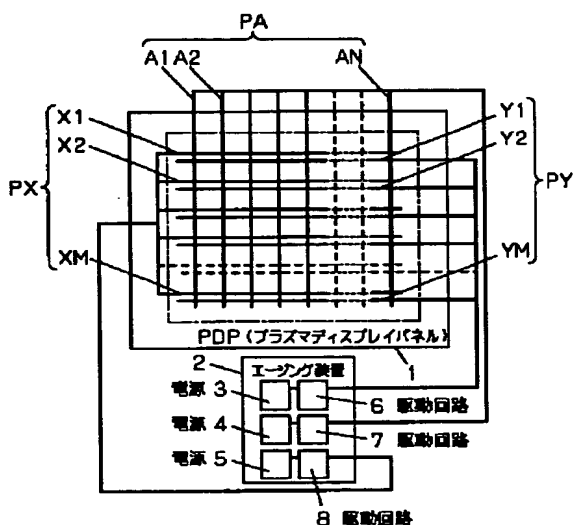
X1~XM 表示電極

PX 共通表示電極

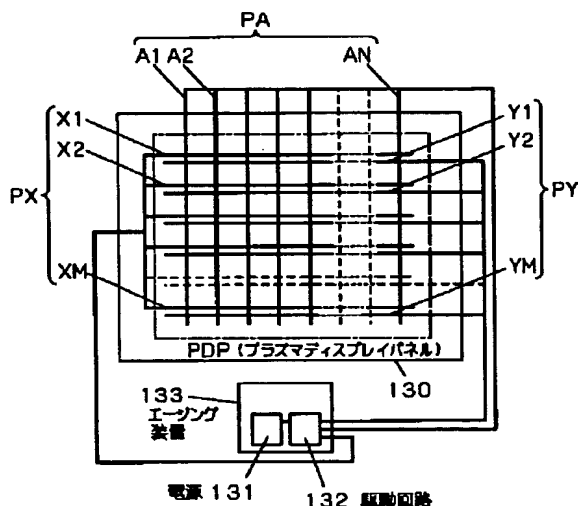
Y1~YM 表示スキャン電極

PY 共通表示スキャン電極

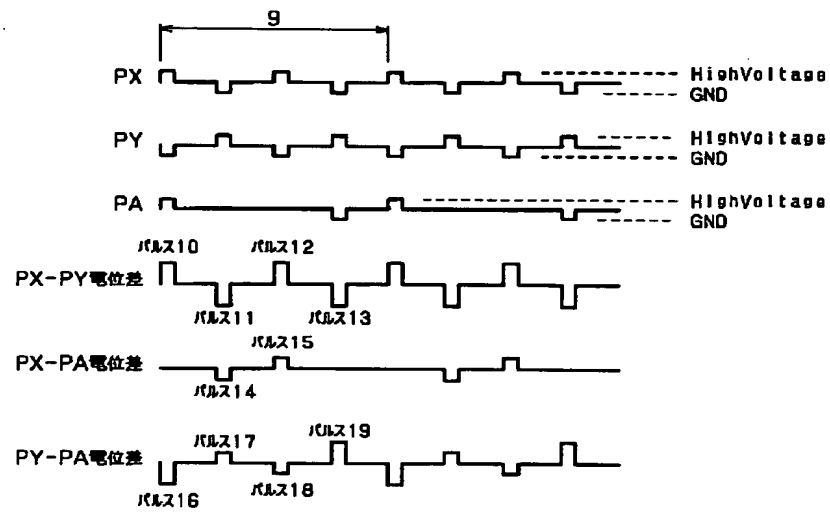
【図1】



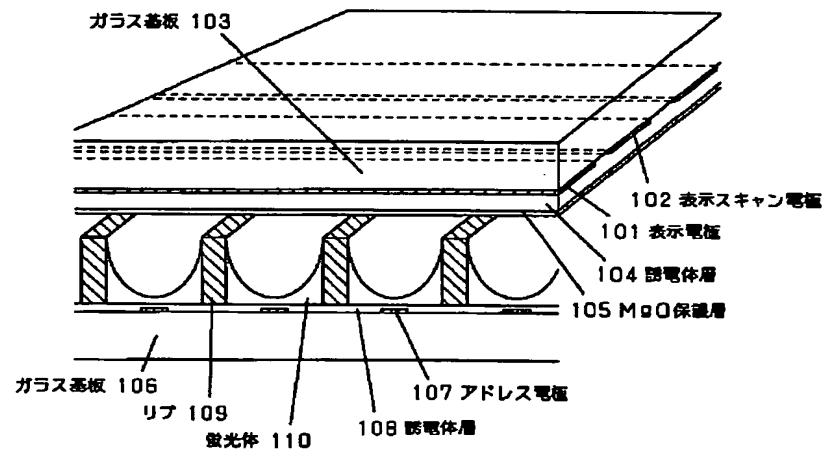
【図5】



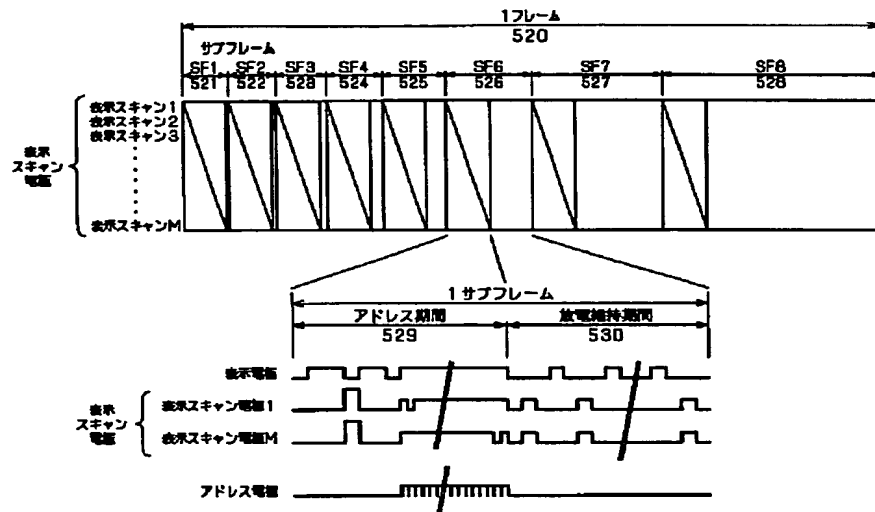
【図 2】



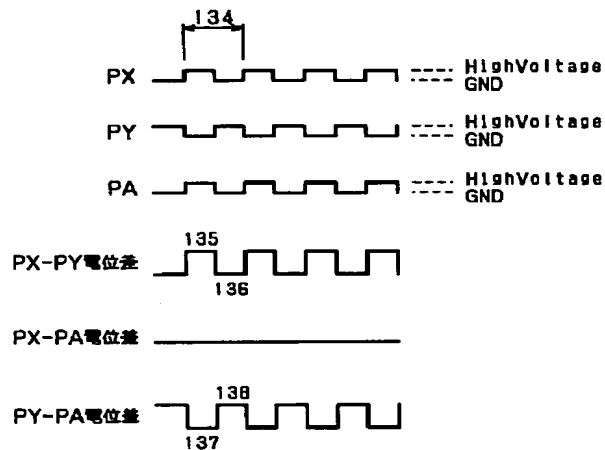
【図 3】



【図4】



【図6】



フロントページの続き

(72)発明者 安井 秀明
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5C012 AA09 VV02
5C040 FA01 GB03 GB14 JA24 MA23
5C058 AA11 BA04 BB25